

Московский технический университет связи и информатики

Лабораторная работа № 1
Введение в архитектуру микроконтроллера
класса C167 ф. Infineon technologies.
Порты микроконтроллера.

Москва 1999

Лабораторная работа № 1
Введение в архитектуру микроконтроллера
класса C167 ф. Infineon technologies.
Порты микроконтроллера.

Составитель А. Е. Мамонов

1 Цель работы

Целью данной работы является изучение особенностей архитектуры и взаимосвязи основных узлов и устройств микроконтроллера (МК) класса C167, а также принципов схемотехнического построения параллельных портов ввода/вывода, и приобретение навыков программирования указанных портов.

2 Архитектура МК C167

Введение

Появление в 70-х годах XX века первых серийно выпускаемых однокристалльных МК стимулировало как развитие самой микроэлектронной промышленности, так и разработку, и внедрение средств и систем управления на базе МК. В настоящее время подобные средства и системы нашли свое применение в промышленности и связи, на транспорте, в медицине, в авиационной и космической технике, не говоря уже об использовании их в домашней и офисной сферах (принтеры, фотоаппараты, печи СВЧ, холодильники и т.д.).

Характерной особенностью указанных выше средств и систем управления является их работа в так называемом “реальном масштабе времени”, то есть их реакция на входное воздействие (генерация требуемого выходного сигнала при появлении какого-либо внешнего события) не должна превышать заранее определенного допустимого времени задержки. Другими особенностями таких устройств со сложными алгоритмами управления являются большое количество входных (а иногда и выходных) цифровых и аналоговых сигналов, а также жесткие требования к размерам печатной платы, потребляемой мощности и полной стоимости системы. Решение подобных задач требует применения МК, обеспечивающих:

высокий уровень интеграции аппаратных и программных средств;

отсутствие необходимости использования внешних периферийных устройств и связанного с ними программного обеспечения верхнего уровня;

высокую надежность и безопасность системы.

Стандартные 8-разрядные МК не могут в полной мере отвечать этим требованиям, поэтому специалистами отделения полупроводников (ныне самостоятельная фирма Infineon technologies) фирмы Siemens было разработано оригинальное семейство 16-разрядных КМОП МК C167, обеспечивающее совместимость с семействами МК более низкого уровня (C500).

Разумеется, архитектура 16-разрядного семейства МК наследует те успешные аппаратные и программные решения, которые были внедрены в популярных 8-разрядных МК семействах фирмы Siemens.

Далее будут использованы следующие англо и русскоязычные термины и аббревиатуры:

ADC- Analog Digital Converter- аналого-цифровой преобразователь (АЦП);

ALU- Arithmetic and Logic Unit- арифметико-логическое устройство;

ASC- Asynchronous/synchronous Serial Controller- контроллер асинхронно-го/синхронного последовательного интерфейса;
 BRG- Baud Rate Generator- программируемый генератор синхросигнала, определяющий скорость передачи/приема информации;
 CAN Module- Controller Area Network Module (License Bosch)- модуль CAN;
 CAPCOM- CAPture and COMpare unit- модуль захвата/сравнения;
 core- ядро;
 CISC- Complex Instruction Set Computing- вычислительная техника со сложным набором команд;
 CPU- Central Processing Unit- центральное процессорное устройство (ЦПУ);
 EBC- External Bus Controller- контроллер внешней шины;
 ESR- Extended Special Function Register- дополнительный регистр специальных функций;
 EBC-Extended Bus Controller- контроллер внешней шины;
 GPR- General Purpose Register- регистр общего назначения;
 GPT- General Purpose Timer Unit- таймер общего назначения;
 Internal ROM (IROM) Area- область внутреннего ПЗУ;
 Internal RAM (IRAM)- внутреннее ОЗУ;
 Interrupt Controller- контроллер прерываний;
 Osc.- Oscillator-генератор;
 PEC- Peripheral Event Controller- периферийный контроллер событий;
 PLL- Phase Locked Loop- фазовая автоподстройка частоты (ФАПЧ);
 Port- порт;
 PWM- Pulse Width Modulation- широтно-импульсная модуляция;
 RAM- Random Access Memory- оперативное запоминающее устройство (ОЗУ);
 RISC- Reduced Instruction Set Computing- вычислительная техника с уменьшенным набором команд;
 ROM- Read Only Memory- постоянное запоминающее устройство (ПЗУ);
 SFR- Special Function Register- регистр специальных функций;
 SSC- Synchronous Serial Controller- контроллер синхронного последовательного интерфейса;
 USART- Universal Synchronous/Asynchronous Receiver/Transmitter- универсальный синхронный/асинхронный приемопередатчик;
 Watchdog- сторожевой таймер;
 XBUS- Internal representation of the External Bus- внутреннее продолжение внешней шины;
 XRAM- On-chip extension RAM- дополнительное ОЗУ на кристалле.

3 Общая структура МК C167

На рис.1 изображена структурная схема одного из наиболее развитых в архитектурном отношении членов семейства МК C167CR-16FM.

Ядро ЦПУ(CPU-core), изображенное на рис. 2, состоит из четырехступенчатого конвейера команд(4-Stage Pipeline), 16-разрядного АЛУ (ALU) и специально выделенных регистров специальных функций (SFR). Дополнительно предусмотрены

отдельные устройства умножения и деления (MUL-DIV HW), генератор разрядной маски (Bit-Mask Gen) и сдвиговый регистр (Barrel-Shifter).

Выполнение любой команды можно разделить на четыре независимых фазы:
выборка- на этом уровне команда выбирается из внутреннего ПЗУ (ОЗУ) или из внешней памяти;

декодирование- на этом уровне предварительно выбранная команда декодируется и выбираются требуемые операнды;

выполнение операции- на этом уровне выполняется определенная операция с предварительно выбранными операндами;

обратная запись- на этом уровне результат операции записывается по определенному адресу.

В первых поколениях микропроцессоров и микроконтроллеров все фазы выполнялись строго последовательно, то есть, например, фаза выборки I+1 команды, могла начаться только после фазы обратной записи I команды. Для резкого повышения производительности ЦПУ в МК С167 используется конвейер команд, обеспечивающий совмещение во времени различных фаз различных команд благодаря независимой работе узлов ЦПУ, выполняющих отдельные фазы. Таким образом, в то время как АЛУ производит операцию, предусмотренную текущей командой, одновременно происходит выборка следующей команды и т. д.

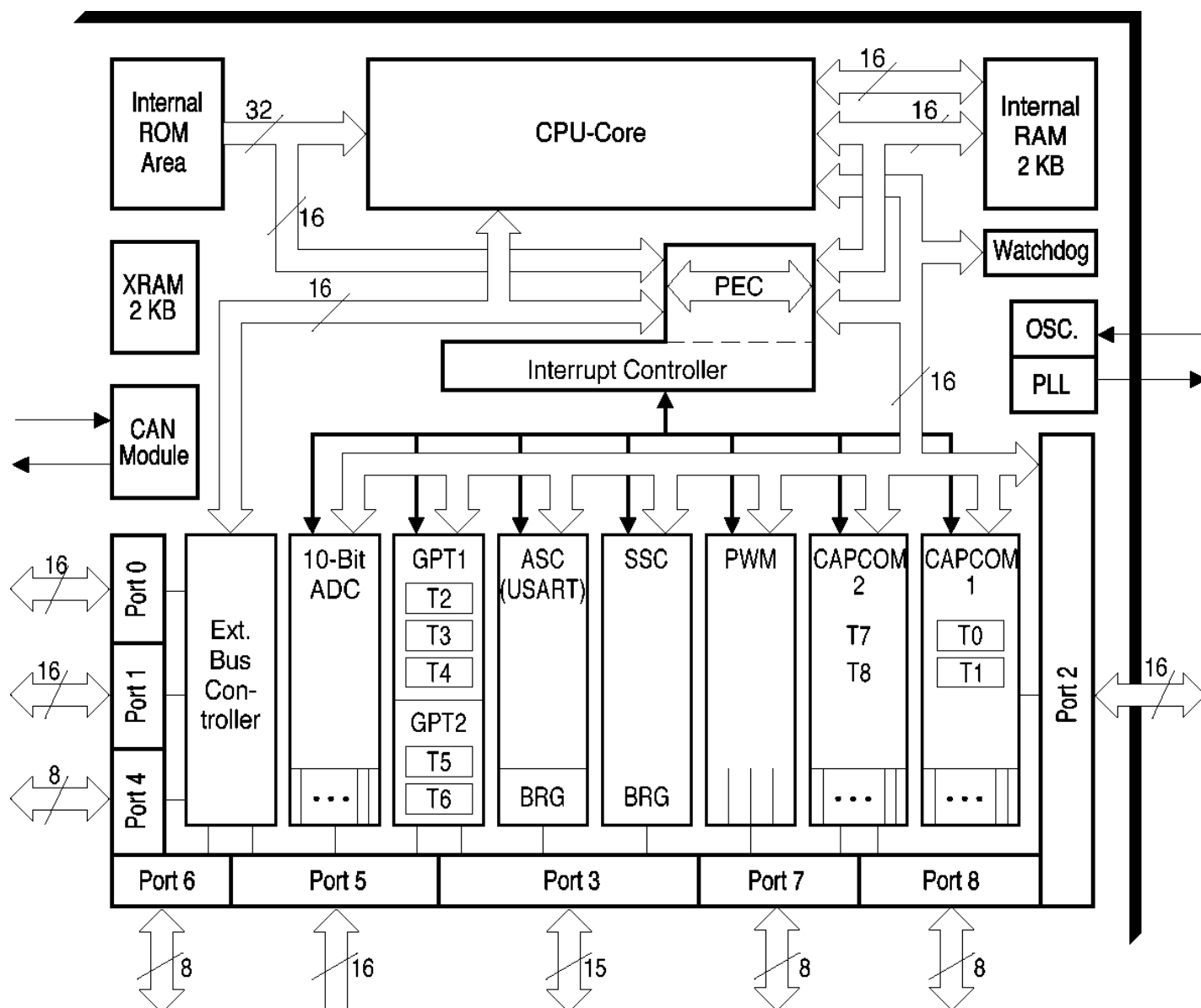


Рис. 1 Структурная схема МК C167CR-16FM

Благодаря мощной аппаратной поддержке большинство команд МК C167 может быть выполнено только за один машинный цикл, равный 100 нс (здесь и далее все временные характеристики приведены для частоты синхросигнала ЦПУ $f_{\text{ЦПУ}} = 20$ МГц). Например, команды сдвига всегда обрабатываются за один машинный цикл, независимо от числа разрядов, подлежащих сдвигу. Команды переходов, умножения и деления обычно занимают больше чем один машинный цикл. Однако, эти команды также были оптимизированы. Например, команды перехода требуют только один дополнительный машинный цикл, когда условие перехода выполняется, а большинство переходов внутри программных циклов не требуют вообще дополнительных машинных циклов, благодаря так называемой кэш-памяти переходов. Деление 32-разрядного слова на 16-разрядное занимает 1 мкс, а 16-разрядное умножение - 500 нс.

Все стандартные арифметические и логические операции выполняются в 16-разрядном АЛУ. Арифметика повышенной точности обеспечивается запоминанием в

АЛУ сигнала “Входной перенос”, полученного в результате операции над младшими частями слова повышенной точности. Большинство внутренних блоков АЛУ оптимизированы для выполнения операций как с 8-разрядными (байтовыми), так и с 16-разрядными (словарными) операндами.

После каждой арифметической, логической, сдвиговой операции или после операции пересылки в слове состояния процессора (PSW) автоматически обновляется соответствующий набор флажков. Эти флажки позволяют выполнять переход по указанному в команде условию. Кроме того, путем проверки устанавливаемых пользователем условий осуществляется поддержка знаковой и беззнаковой арифметики. Флажки автоматически сохраняются ЦПУ после входа в обработчик прерываний или программу обработки системных прерываний.

В АЛУ также вычисляются все пути ветвлений (переходов) внутри программы.

16-разрядный регистр сдвига обеспечивает за один машинный цикл требуемый сдвиг слова (байта), а также циклические и арифметические сдвиги.

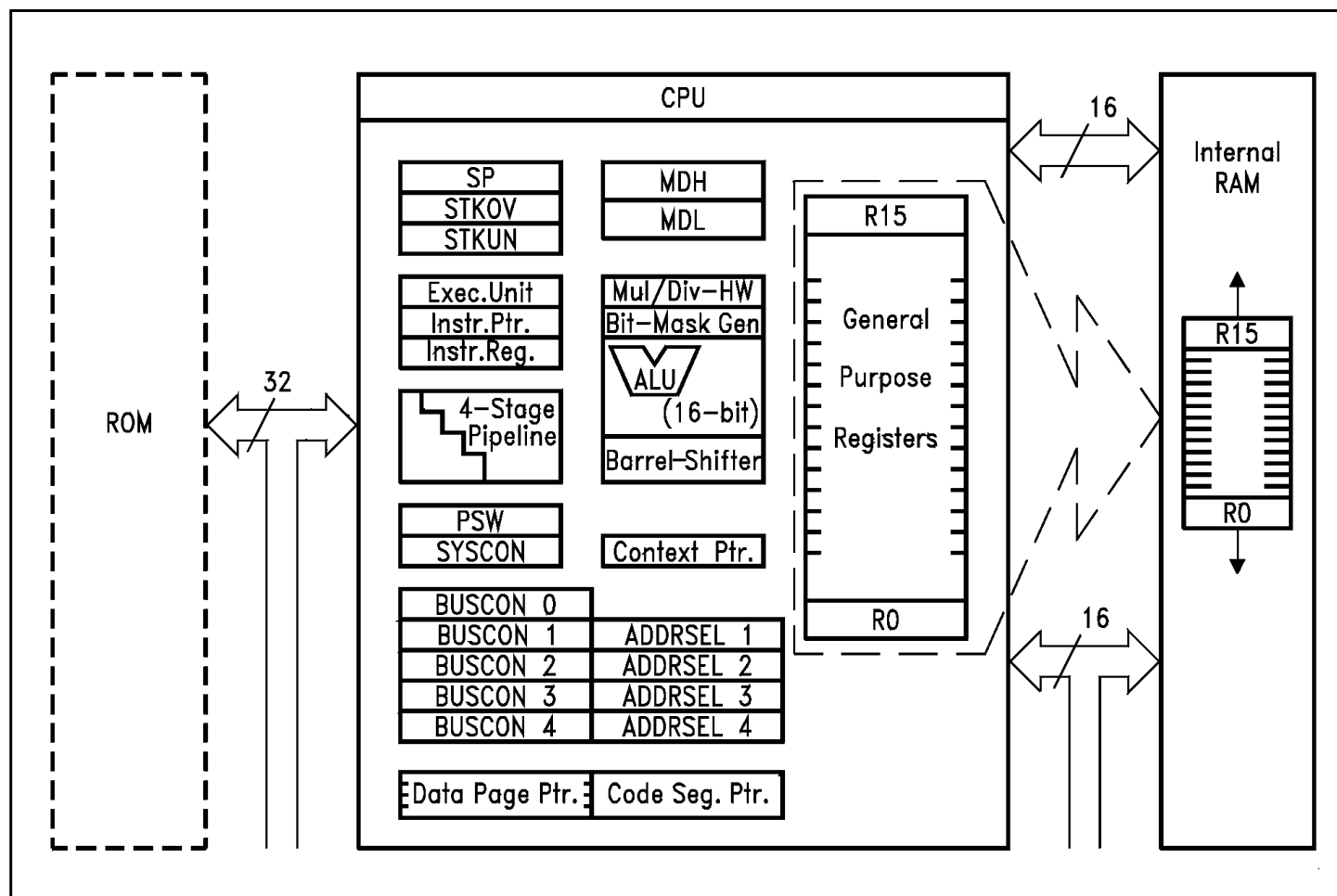


Рис. 2. Структурная схема ЦПУ

Генератор разрядной маски предназначен для выполнения логических команд, обеспечивающих эффективное управление периферийными устройствами.

3.1 Организация памяти

Адресное пространство памяти МК C167 организовано по архитектуре фон Неймана, при которой память команд, память данных, регистры и порты ввода/вывода располагаются внутри одного и того же линейного адресного пространства, емкость которого в C167 достигает 16 МБайт. Допускается обращение как к байтам, так и к словам. Отдельные области, расположенные на кристалле МК, допускают непосредственную адресацию к отдельным битам.

Двухкилобайтное 16-разрядное внутреннее IRAM обеспечивает быстрый доступ к регистрам общего назначения GPR, пользовательским данным (константам) и системному стеку. IRAM может также использоваться для хранения кодов команд.

Для ЦПУ в каждый момент времени доступен текущий контекстный регистровый банк, насчитывающий до 16 GPR (со словарной или байтовой организацией), который физически размещен внутри расположенной на кристалле RAM. Региструказатель контекста (CP) определяет базовый адрес текущего регистрового банка, который в данный момент доступен ЦПУ. Число регистровых банков ограничено только размером внутреннего адресного пространства RAM. Регистровые банки могут накладываться друг на друга.

Системный стек размером до 1024 слов используется для хранения временных данных. Системный стек также размещается внутри расположенной на кристалле RAM, и ЦПУ обращается к нему через региструказатель стека (SP). Два независимых SFR, STKOV и STKUN, при каждом обращении к стеку автоматически анализируют содержимое указателя стека для обнаружения переполнения или антипереполнения стека.

Двухкилобайтное 16-разрядное расположенное на кристалле XRAM обеспечивает быстрый доступ к пользовательским данным (переменным), пользовательскому стеку и кодам команд. XRAM реализовано как так называемая “X-периферия” и с точки зрения программиста является внешним RAM. Следовательно, оно не может содержать регистровых банков и быть бит-адресуемой. XRAM позволяет организовать 16-разрядный доступ с максимальной скоростью.

Опциональное внутреннее ROM (до 128 кБайт) обеспечивает хранение кодов команд и констант. Эта область памяти соединена с ЦПУ через 32-разрядную шину. Таким образом, двусловная команда может выбираться за один машинный цикл. Выборка команд из внутреннего ROM обеспечивает самое быстрое выполнение программы из всех возможных вариантов. Внутреннее ROM может быть выполнено в виде флеш-памяти (не во всех членах семейства), допускающей до 1000 циклов программирования.

Для регистров специальных функций SFR зарезервированы 1024 Байта адресного пространства. Стандартная область SFR занимает 512 байтов, в то время как расширенная область SFR (ESFR) использует другие 512 байтов. (E)SFR- это регистры со словарной организацией, используемые для управления и контроля различных расположенных на кристалле устройств. Неиспользуемые адреса (E)SFR зарезервированы для будущих членов семейства C167 с расширенными функциональными возможностями.

В проектах, требующих большего размера памяти, чем размещено на кристалле, к микроконтроллеру через интерфейс внешней шины может быть подключено до 16 МБайт внешнего RAM и/или ROM. Интегрированный контроллер внешней шины

(EBC) позволяет обращаться к внешней памяти и/или периферийным устройством очень гибким способом. Режим шины (мультиплексированный/немультиплексированный), ширина шины (8 разрядов/16 разрядов) и даже длина цикла шины (дополнительные состояния ожидания) могут устанавливаться независимо. Это позволяет обращаться к памяти и периферийным устройствам с максимальной эффективностью.

Такие важные характеристики интерфейса внешней шины, как число тактов ожидания, и задержка сигналов Чтение/Запись, сделаны программируемыми, чтобы обеспечить пользователю возможность подключения различных типов памяти и/или периферийных устройств. Доступ к очень медленным устройствам памяти или периферийным устройствам обеспечивается аппаратным анализом сигнала Готовности (Ready).

Расположенная на кристалле шина XBUS является внутренним продолжением внешней шины и позволяет обращаться к встроенным специализированным периферийным устройствам/модулям таким же образом как к внешним устройствам. Это обеспечивает стандартный аппаратный и программный интерфейс для этих специализированных периферийных устройств.

XRAM и модуль CAN - примеры таких X-периферийных устройств.

3.2 Система программируемого многоуровневого приоритета прерываний

Для обеспечения обработки прерываний от большого числа источников были предусмотрены следующие средства:

1. Периферийный контроллер событий (PES): Этот контроллер освобождает ЦПУ от обслуживания многих запросов прерывания. Потери времени на вход и выход из прерывания устраняются путем аппаратной пересылки за один машинный цикл байта или слова между любыми двумя расположенными в пределах нижних 64 кБайт областями, при этом возможно опционально установить режим инкрементации содержимого указателя на источник или приемник PES. Только один машинный цикл “захватывается” из текущей работы ЦПУ для выполнения PES операции.

2. Контроллер многоуровневого приоритета прерываний: Этот контроллер позволяет назначить определенный приоритет каждому прерыванию. Для каждого возможного источника прерываний есть свой отдельный регистр управления, который содержит флажок запроса прерывания, флажок разрешения прерывания и поле приоритета прерывания. После того, как началось обслуживание, принятого ЦПУ прерывания, оно может быть прервано только прерыванием с более высоким приоритетом. Для стандартных процедур обработки прерывания каждый из возможных источников прерывания имеет выделенный вектор.

3. Несколько регистровых банков: Эта возможность позволяет пользователю выделять области (банки), содержащие до 16 регистров общего назначения, в пределах IRAM. Одной командой, выполняемой за один машинный цикл, возможно переключать регистровые банки с одной задачи на другую.

4. Возможность прерывания команд умножения и деления, занимающих несколько машинных циклов.

Благодаря времени реакции на прерывание, лежащим в диапазоне 250...500 нс (при выполнении внутренней программы), МК C167 способен очень быстро реагировать на случайные события.

Входы так называемых “быстрых внешних прерываний” опрашиваются каждые 50 нс, что позволяет распознавать даже очень короткие внешние сигналы.

МК C167 также обеспечивает эффективнейший механизм идентификации и обработки ошибок и исключительных ситуаций, возникающих в процессе выполнения программы, - так называемых “аппаратных ловушек” (Hardware Trap). Аппаратная ловушка вызывает немедленную немаскируемую реакцию системы, которая схожа с обычным обслуживанием прерывания (переход по вектору прерывания). Возникновение аппаратной ловушки дополнительно помечается специально выделенным разрядом в регистре флажков ловушки (TFR). Если только другая, имеющая более высокий приоритет, ловушка не находится в стадии обработки, то аппаратная ловушка прервет любую текущую программу. В свою очередь, аппаратные ловушки не могут прерываться стандартными прерываниями или запросами PEC.

Программные прерывания обеспечиваются посредством команды TRAP в комбинации с индивидуальным номером ловушки (прерывания).

3.3 Тактовый генератор

Расположенный на кристалле тактовый генератор формирует для МК C167 синхросигнал, который управляет работой всех аппаратных средств контроллера. Генератор (OSC) функционирует либо с внешним кристаллом и соответствующей внутренней схемой, либо управляется внешним синхросигналом. Генератор либо непосредственно передает сформированный синхросигнал с частотой f_{IN} на аппаратные средства контроллера (конечно, через буферные схемы), либо передает его на систему ФАПЧ (PLL), которая умножает входную частоту на выбранный коэффициент F в зависимости от режима. Этот результирующий внутренний синхросигнал именуется также синхросигналом ЦПУ.

Встроенная схема ФАПЧ позволяет, обеспечивая максимальную эффективность, использовать сравнительно низкочастотный входной синхросигнал. Схема ФАПЧ умножает частоту внешнего синхросигнала в число раз, равное выбранному коэффициенту F , и генерирует синхросигнал ЦПУ со скважностью 50 %.

3.4 Периферийные устройства, расположенные на кристалле

В структурной схеме МК C167 ясно просматривается отделение периферийных устройств от ядра ЦПУ. Такая структура позволяет параллельно выполняться максимальному числу операций, а также позволяет при разработке новых членов семейства добавлять или удалять периферийные устройства без изменения ядра. Каждый функциональный блок независимо обрабатывает данные различных процессов и передает информацию по общим шинам. Периферийные устройства управляются данными, записанными в соответствующие регистры специальных функций (SFR). Эти SFR размещены либо внутри стандартной области SFR, либо внутри расширенной области ESFR.

Встроенные периферийные устройства либо обеспечивают интерфейс ЦПУ с “внешним миром”, либо обеспечивают выполнение различных функций, которые иначе были бы реализованы внешними средствами.

К периферийным устройствам общего назначения МК C167 относятся:
два таймера общего назначения (GPT1 и GPT2);
два устройства последовательного интерфейса (ASC0 и SSC);

сторожевой таймер;
два 16-канальных устройства Захвата/Сравнения (CAPCOM1 и CAPCOM2)
4-канальный модуль широтно-импульсной модуляции (ШИМ);
10-разрядный 16-канальный аналого-цифровой преобразователь (АЦП);
девять портов ввода/вывода с 111 линиями ввода/вывода.

Каждое периферийное устройство содержит набор регистров специальных функций (SFR), которые управляют функциональными возможностями периферийного устройства и хранят промежуточные данные. Каждое периферийное устройство имеет набор флажков состояния.

Периферийные устройства имеют два различных типа интерфейса: интерфейс с ЦПУ и интерфейс с внешними аппаратными средствами. Связь между ЦПУ и периферийными устройствами осуществляется с помощью SFR и прерываний. Запросы прерывания генерируются периферийными устройствами на основании соответствующих событий, происходящих в течение их работы.

Для обеспечения интерфейса с внешними аппаратными средствами используются контакты параллельных портов. В этом случае контакты порта управляются периферийным устройством (когда они используются как выходы) или внешними аппаратными средствами (когда они используются как входы). Это называется “альтернативной (входной или выходной) функцией” контакта порта по сравнению с функцией контакта ввода/вывода общего назначения.

Синхросигнал, который подается на периферийные устройства, независим от синхросигнала ЦПУ. ЦПУ может обращаться к SFR периферийных устройств за один машинный такт. Когда программное обеспечение и периферийное устройство записывают в один и тот же SFR, программное обеспечение имеет приоритет.

Таймеры общего назначения

Таймеры общего назначения (GPT) реализованы на основе гибкой многофункциональной структуры таймера/счетчика и могут быть использованы для решения многих задач типа синхронизации и подсчета числа событий, измерения ширины импульса и скважности, генерации импульсов и умножения импульсов.

Пять 16-разрядных таймеров T2...T6 разбиты на два независимых модуля, GPT1 (таймеры T2...T4) и GPT2 (таймеры T5 и T6). Каждый таймер модуля может функционировать независимо в различных режимах или может быть объединен с другим таймером того же самого модуля.

Каждый таймер может быть сконфигурирован индивидуально в одном из трех базовых режимов работы: таймера, приостанавливаемого таймера и счетном.

В режиме таймера входные синхроимпульсы для таймера формируются из синхросигнала ЦПУ, поделенного на программируемом прескалере, в то время как в счетном режиме таймер синхронизируется (фактически ведет подсчет) внешними событиями (через контакт TxIN).

Измерение ширины импульса или скважности обеспечивается в режиме приостанавливаемого таймера, где таймер управляется уровнем напряжения на внешнем входном контакте TxIN.

Направление счета (вверх/вниз) для каждого таймера программируется с помощью соответствующего программного обеспечения или может быть изменено динамически внешним сигналом.

Таймеры Т3 и Т6 имеют выходные переключаемые регистры-защелки, которые изменяют свое состояние при каждом переполнении/антипереполнении таймера. Состояние этих защелок может быть выдано на контакты порта или может использоваться внутри модуля для объединения указанных таймеров с соответствующими дополнительными таймерами. В результате образуется 32/33-разрядный таймер/счетчик для измерения длительных временных интервалов с высоким разрешением.

Максимальное разрешение таймеров в модуле GPT1 - 400 нс, а в модуле GPT2-200 нс.

Последовательные каналы

Связь по последовательному каналу с другими микроконтроллерами, процессорами, терминалами или внешними периферийными устройствами обеспечивается двумя последовательными интерфейсами с различными функциональными возможностями: асинхронным/синхронным последовательным каналом (ASC0) и быстродействующим синхронным последовательным каналом (SSC).

Эти каналы поддерживают дуплексную асинхронную связь со скоростью до 625 кбит/с (только ASC0) и полудуплексную синхронную связь со скоростью до 5 Мбит/с (до 2,5 Мбит/с для ASC0).

Два специализированных генератора скорости передачи (BRG) позволяют программно устанавливать все стандартные скорости передачи.

Для передачи, приема и обработки ошибок выделены три отдельных вектора прерывания для канала SSC и четыре вектора прерывания для канала ASC0.

В асинхронном режиме передаваемые или принимаемые 8- или 9-разрядные слова данных начинаются стартовым битом и завершаются одним или двумя стоповыми битами. Для организации связи в многопроцессорных системах реализован механизм распознавания адреса среди байтов данных.

В синхронном режиме по каналу ASC0 байты данных передаются или принимаются синхронно с импульсами сдвига, генерируемыми ASC0. По каналу SSC передаются или принимаются символы длиной от 2 до 16 битов синхронно с импульсами сдвига, которые могут быть генерироваться либо самим SSC, либо внешним ведущим устройством.

Для целей тестирования возможна установка режима шлейфа (замыкание цепей передачи на цепи приема внутри МК).

Для повышения надежности передачи данных в МК встроен ряд аппаратных средств обнаружения ошибок. Бит контроля по четности может автоматически генерироваться при передаче и/или проверяться при приеме. Обнаружение ошибки кадровой синхронизации позволяет обнаруживать блоки данных с пропущенными стоповыми битами. Ошибка чтения (переполнение) будет сгенерирована, если последний полученный символ не был прочитан из приемного буферного регистра во время приема нового символа.

Сторожевой таймер

Сторожевой таймер обеспечивает защиту МК от сбоев при работе в течении длительного периода времени.

Программное обеспечение должно успевать обслуживать сторожевой таймер до его переполнения. Если из-за отказа аппаратных средств или программного обес-

печения произойдет переполнение сторожевого таймера, то будет сгенерирован внутренний сигнал аппаратного сброса, а также выходной сигнал -RSTOUT низкого уровня, обеспечивающий сброс внешних аппаратных средств.

Сторожевой таймер - 16-разрядный таймер, синхронизированный синхросигналом ЦПУ, деленным либо на 2, либо на 128.

В старший байт регистра сторожевого таймера может быть записано предварительно определенное значение перезагрузки (сохраняемое в регистре WDTREL), что обеспечивает возможность изменения контролируемого интервала времени. Каждый раз, когда сторожевой таймер обслуживается прикладным программным обеспечением, старший байт перезагружается. Таким образом, интервалы времени могут меняться от 25 мс до 420 мс. Заданный по умолчанию после сброса интервал - 6,55 мс.

Устройства Захвата/Сравнения (CAPCOM)

Два устройства CAPCOM поддерживают генерацию и управление последовательностями импульсов по 32 каналам с максимальным разрешением 400 нс. Эти устройства обычно используются для решения высокоскоростных задач ввода/вывода типа генерации импульсов и импульсных последовательностей, ШИМ, цифро-аналогового преобразования, программной синхронизации или регистрации времени возникновения внешнего события.

Четыре 16-разрядных таймера (T0/T1, T7/T8) с перезагружаемыми регистрами обеспечивают две независимых временных базы для регистрового массива.

Входной синхросигнал для таймеров формируется либо из синхросигнала ЦПУ, деленного на предварительно запрограммированный коэффициент деления, либо из сигналов переполнения/антипереполнения таймера T6 в модуле GPT2. Этим обеспечивается широкий диапазон изменения формируемых таймером временных интервалов. Кроме того, внешние счетные входы таймеров T0 и T7 обеспечивают синхронизацию регистров Захвата/Сравнения внешними событиями.

Оба регистровых массива Захвата/Сравнения содержат 16 регистров общего назначения, каждый из которых может быть индивидуально назначен либо таймеру T0, либо- T1 (T7 или T8, соответственно), и программируются либо на захват события, либо на сравнение. Каждый регистр имеет один, связанный с ним, контакт порта, который служит входом при захвате события, или выходом (кроме CC24...CC27) для индикации сигнала равенства.

Когда регистр Захвата/Сравнения работает в режиме захвата, текущее содержимое соответствующего таймера будет защелкиваться в регистре при появлении внешнего события на контакте порта, который связан с этим регистром. Кроме того, генерируется запрос прерывания, связанный с этим регистром. В качестве входного события может использоваться либо фронт, либо срез, либо и фронт и срез импульса на входном контакте порта.

Содержимое всех регистров, работающих в одном из пяти режимов сравнения, непрерывно сравнивается с содержимым соответствующих таймеров. При равенстве содержимого таймера и регистра будут совершаться действия, соответствующие выбранному режиму сравнения.

Модуль ШИМ

Модуль ШИМ поддерживает генерацию до четырех независимых высокочастотных сигналов ШИМ. Это позволяет формировать как стандартный сигнал ШИМ (модуляция фронта импульса), так и симметричный сигнал ШИМ (центрированная модуляция). В режиме формирования пачки импульсов выходные сигналы двух каналов объединяются (умножаются) операцией ЛОГИЧЕСКОЕ И (&). Режим одновибратора позволяет программно генерировать одиночные выходные импульсы (с возможностью перезапуска).

Каждый канал ШИМ управляется реверсивным счетчиком с соответствующим регистром с функциями перезагрузки и сравнения. Полярностью выходных сигналов ШИМ можно управлять программированием соответствующего выходного регистра-защелки порта (операция ИСКЛЮЧАЮЩЕЕ ИЛИ).

Аналого-цифровой преобразователь (АЦП)

Для измерения аналогового сигнала в МК С167 встроены 10-разрядный АЦП с 16 мультиплексируемыми входными каналами и схема выборки-хранения (СВХ). В АЦП используется метод последовательных приближений. Время выборки и время преобразования могут программироваться.

Для пользовательских приложений, требующих менее 16 аналоговых входных каналов, оставшиеся входы могут использоваться для ввода цифровых сигналов.

АЦП МК С167 поддерживает четыре различных режима преобразования. В стандартном режиме однократного преобразования фиксированного канала аналоговый сигнал на входе выбранного канала однократно дискретизируется и преобразуется в цифровой сигнал. В режиме непрерывного преобразования фиксированного канала аналоговый сигнал на входе выбранного канала непрерывно (периодически) дискретизируется и преобразуется в цифровую форму без вмешательства программного обеспечения. В режиме однократного автосканирования аналоговые сигналы определенного числа каналов последовательно дискретизируются и преобразуются. В режиме непрерывного автосканирования эти операции производятся непрерывно. Кроме того, преобразование выбранного канала может быть введено (инжектировано) в выполнение последовательности преобразований без нарушения этой последовательности. Это называется режимом инъекции канала.

Модуль CAN

Встроенный модуль CAN управляет полностью автономными передачей и приемом информационных кадров по последовательной двухпроводной шине CAN в соответствии со спецификацией CAN V2.0B active. Максимальная скорость передачи данных равна 1 Мбит/с при длине шины 40 м и 40 Кбит/с при длине шины 1000 м.

Основные сферы применения CAN - транспорт и промышленная автоматика.

Примечание: Модуль CAN входит в состав не всех членов семейства МК С167.

4. Параллельные порты ввода/вывода

Для решения задач ввода/вывода МК С167 предоставляет пользователям 111 линий, разбитых на порты следующим образом:
один 16-разрядный порт ввода/вывода (порт 2);

восемь 8-разрядных портов ввода/вывода (порт 0 и порт 1, состоящие из 8-разрядных портов P0L, P0H и P1L, P1H, соответственно, порт 4, порт 6, порт 7, порт 8);
один 15-разрядный порт ввода/вывода (порт 3);
один 16-разрядный порт ввода (порт 5).

К любой линии порта возможен бит-адресуемый доступ (одной командой), любая линия (исключая линии порта 5) может быть запрограммирована как входная (с высоким входным сопротивлением) или как выходная. Выбор типа линии (входная или выходная) производится программированием SFR регистра направления DPx (х-номер порта). Сброс соответствующего разряда в '0' переводит линию на ввод информации, а установка в '1' - на вывод информации. Например, значение DP2.3=0 означает, что третья линия порта 2 работает в режиме ввода, а значение DP8.5=1 означает, что пятая линия порта 8 работает в режиме вывода.

Для каждого разряда порта имеются соответствующие входные и выходные (кроме порта 5) регистры-защелки. Логический уровень, присутствующий на контакте порта, фиксируется во входной защелке каждый машинный цикл. Операция записи в выходной порт приводит к фиксации выводимого разряда в выходной защелке, при этом, если линия порта работает в режиме вывода, то ее чтение "возвратит" записанный ранее разряд (содержимое выходной защелки будет передано во входную), а если линия работает в режиме ввода, то ее чтение "возвратит" значение логического уровня на входном контакте, которое не зависит от состояния выходной защелки. Запись и чтение информации из порта (доступ к защелкам) осуществляется через SFR регистр Px.

Выходные каскады портов 2, 3, 6, 7 и 8 могут программироваться либо как стандартные комплементарные каскады (push/pull), либо как каскады с открытым стоком (open drain). Схемотехника выходных каскадов представлена на рис. 3. Тип каскада задается программированием ESFR регистра ODPx. Лог. '0' соответствует комплементарному каскаду, а лог. '1' - каскаду с открытым стоком.

Входные линии портов 2, 3, 7 и 8 могут программироваться либо как стандартные TTL- совместимые входы, либо как входы с гистерезисом для повышения помехоустойчивости. Тип входов задается программированием ESFR регистра PICON. Более подробно этот вопрос рассмотрен в [1].

Каждая линия порта имеет связанную с ней альтернативную входную или выходную функцию. Если используется альтернативная выходная функция, то соответствующий разряд регистра DPx должен быть запрограммирован на режим вывода, а если используется входная функция - то на режим ввода.

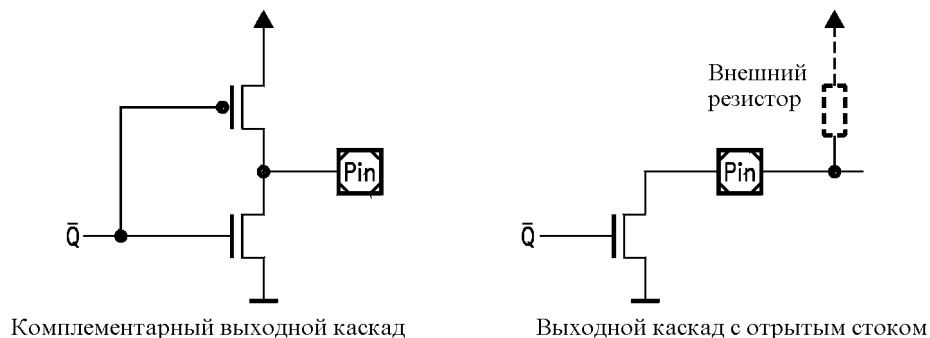


Рис. 3. Схематика выходных каскадов

Запись информационного слова в параллельный порт

Процесс программирования выходных линий портов C167 рассмотрим на примере 16-разрядного порта 2. Интересующиеся программированием других портов МК могут найти соответствующую информацию в [1].

Порт 2 может использоваться либо как порт общего назначения, либо для организации входов/выходов устройства Захвата/Сравнения (CC15IO...CC0IO). В первом случае режим работы (передача или прием) для каждой линии порта определяется содержимым SFR DP2.

DP2 (FFC2 _H / E1 _H)						SFR						Начальное значение: 0000H				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DP2 .15	DP2 .14	DP2 .13	DP2 .12	DP2 .11	DP2 .10	DP2 .9	DP2 .8	DP2 .7	DP2 .6	DP2 .5	DP2 .4	DP2 .3	DP2 .2	DP2 .1	DP2 .0	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Разряд

Функция

DP2.y

Разряд y регистра направления DP2

DP2.y = 0: Линия порта P2.y - вход (высокое сопротивление)

DP2.y = 1: Линия порта P2.y - выход

Режим работы выходной линии (комплементарный каскад или каскад с открытым стоком) определяется содержимым ESFR ODP2.

DP2 (FFC2 _H / E1 _H)						SFR						Начальное значение: 0000H				
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DP2 .15	DP2 .14	DP2 .13	DP2 .12	DP2 .11	DP2 .10	DP2 .9	DP2 .8	DP2 .7	DP2 .6	DP2 .5	DP2 .4	DP2 .3	DP2 .2	DP2 .1	DP2 .0	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Разряд

Функция

ODP2.y

Разряд y регистра управления открытым стоком порта 2

ODP2.y = 0: Выходной каскад линии порта P2.y работает в комплементарном режиме
 ODP2.y = 1: Выходной каскад линии порта P2.y работает в режиме открытого стока

Выдаваемые на линии порта данные записываются в SFR P2.

P2 (FFC0 _H / E0 _H)							SFR							Начальное значение: 0000H	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
P2.15	P2.14	P2.13	P2.12	P2.11	P2.10	P2.9	P2.8	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
Разряд							Функция								
P2.y							Разряд у регистра данных порта P2								

Особенности порта 2 отладочной платы kitCON-167. Программирование порта 2 с помощью программного пакета DAvE

Выходы порта 2 (P2.0...P2.15) отладочной платы нагружены на светодиодные индикаторы красного свечения (D6...D21). Младшему байту слова соответствуют светодиоды D14...D21 (D21 соответствует разряду 0, а D14- разряду 7). Старшему байту слова соответствуют светодиоды D6...D13 (D13 соответствует разряду 8, а D6- разряду 15). Светодиод активируется записью лог. '0' в соответствующий разряд регистра P2. С помощью указанных светодиодов возможно контролировать информацию записанную в регистр данных порта P2.

Программирование порта 2 может осуществляться с помощью программного пакета DAvE [2], существенно упрощающего процессы конфигурации и инициализации. По окончании процедуры создания проекта и задания общих установок проекта необходимо провести конфигурирование порта 2. Во вкладке **Port 2** (рис. 4) все линии порта 2 следует определить как линии общего назначения (**use P2.x/CCxIO as general IO**), переместив курсор и “щелкнув” левой кнопкой мыши в соответствующем квадрате. Далее, линии порта 2 определяются как выходные (**Out**) перемещением курсора и “щелканьем” левой кнопки мыши в соответствующем кружочке. В соответствии с записываемой информацией таким же образом следует определить те разряды порта 2, в которых будут установлены лог. “1” (квадратик “1”). Для создания файла с текстом программы инициализации требуется установить для этого заявку- флажок в квадрате “**IO_vInit**” поля “**Generic Port Initialization Function**” на вкладке “**Functions**” (рис. 5). Процедура конфигурации заканчивается при нажатии на панель “**Save & Close**”, расположенной в нижней части окна инициализации.

Генерация соответствующего программного кода и просмотр соответствующих файлов детально описаны в [2]. Чтобы работа программы не заканчивалась сразу после выполнения инициализации, необходимо предварительно выбрав с помощью утилиты **File Viewer** (команда “**File Viewer**” в меню “**Project**”) файл MAIN.C, открыть его для редактирования кнопкой “**Open**” и добавить в **самом конце** функции **main()** строку “**for(;;);**”, обеспечивающую “зацикливание” программы, то есть выполнение

бесконечно повторяемого “пустого” цикла, которое в нашем случае будет имитировать работу так называемой “фоновой” задачи:

```
//*****
void main(void)
{
...
// USER CODE BEGIN (Main,2)
for(;;);
// USER CODE END
}

//*****
```

После доработки текста программы следует выполнить командный файл PORT.bat. Процессы компиляции программы инициализации и загрузки полученных машинных кодов в отладочную плату kitCON-167 производятся в соответствии с [3]. Структурная схема лабораторного стенда приведена на рис. 6.

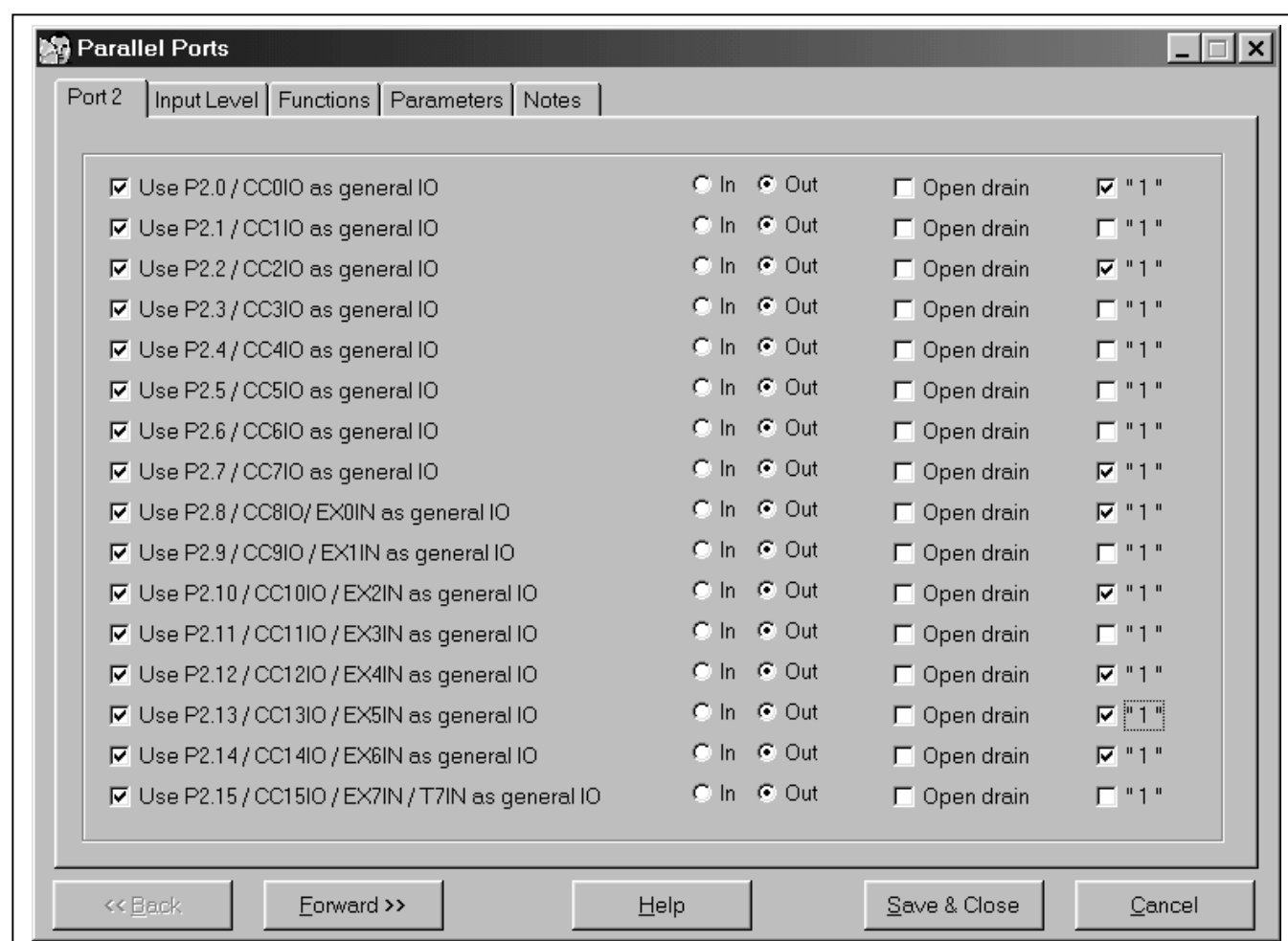


Рис. 4 Конфигурирование порта 2

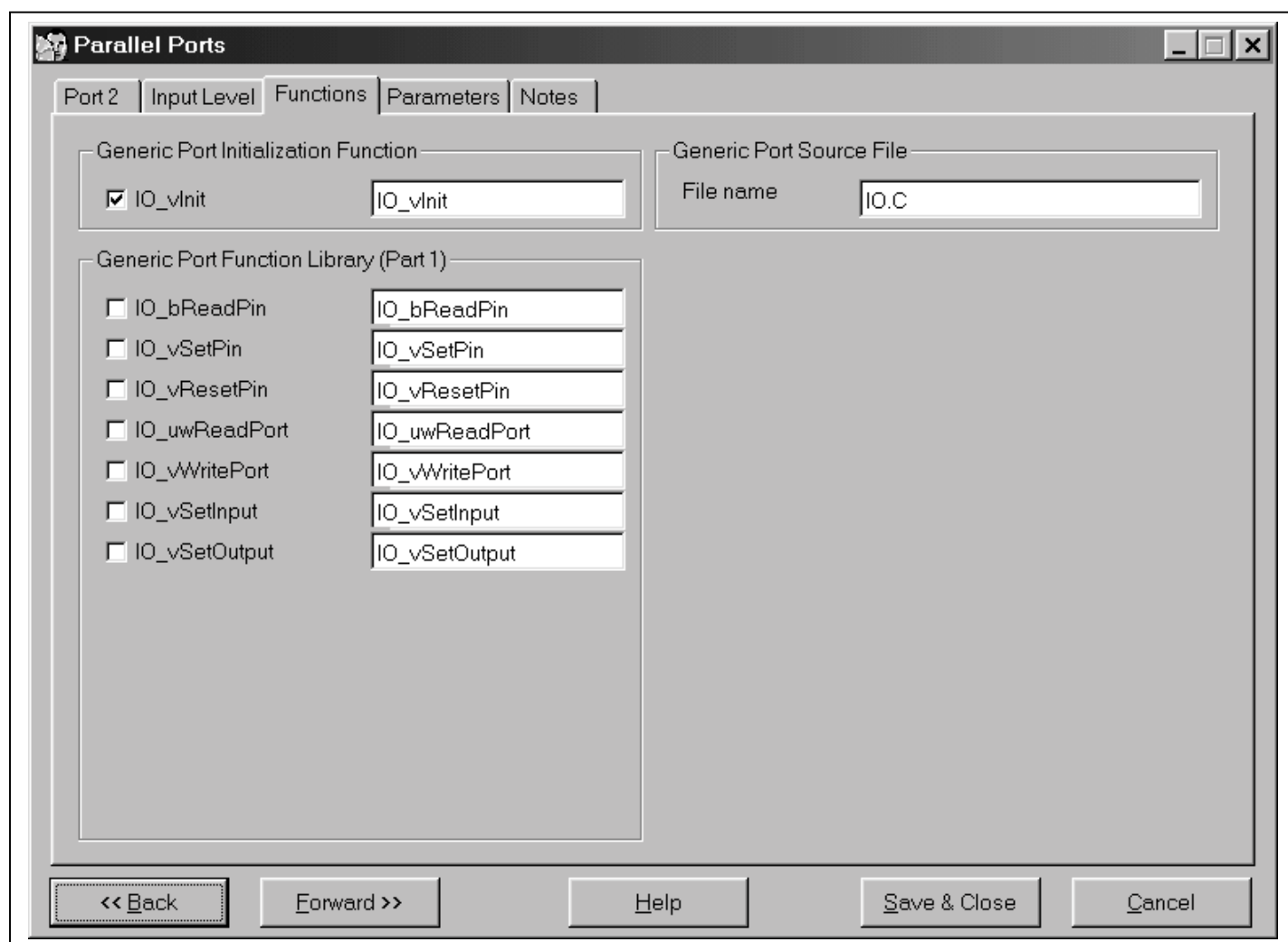


Рис. 5 Установка заявки на генерацию текста функции инициализации

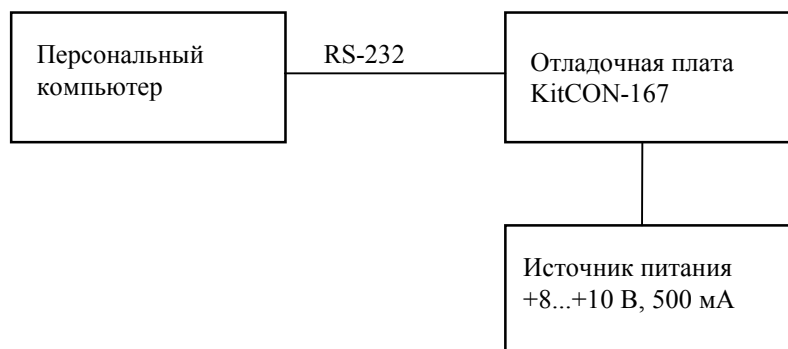


Рис. 6 Структурная схема лабораторного стенда

5. Контрольные вопросы

1. Сферы применения МК. Основные требования, предъявляемые к МК в средствах и системах управления.
2. Основные различия в структуре и области применения МК и микропроцессоров.
3. Структура ЦПУ. Назначение конвейера команд.
4. Особенности аппаратной реализации ЦПУ МК C167.
5. Структура памяти МК C167. Преимущества и недостатки архитектуры фон Неймана.
6. Особенности X-периферии и шины XBUS.
7. Система прерываний. Преимущества механизма PEC.
8. Последовательные каналы МК C167. Преимущества и недостатки применения последовательных каналов в средствах и системах управления.
9. Таймеры общего назначения. Возможные области применения.
10. Устройства Захвата/Сравнения. Возможные области применения.
11. Общая характеристика параллельных портов.
12. Организация выходных каскадов параллельных портов.
13. Запись информации в параллельные порты (на примере порта 2).
14. Назначение и структурная схема отладочной платы kitCON-167.
15. Назначение программного пакета DAvE.
16. Принципы организации и функционирования пакета DAvE.

6. Задание

Включить компьютер и источник питания отладочной платы.

Провести загрузку регистров порта 2 в соответствии с вариантами задания приведенными в табл. 1 Приложения, и запуск программы МК с помощью программы DAvE и монитора отладочной платы kitCON-167.

Визуально убедиться в соответствии двоичного кода, индицируемого светодиодами отладочной платы, коду, записанному в регистр данных порта P2.

По окончании лабораторной работы выключить компьютер и источник питания.

Примечание: варианты задания представлены в шестнадцатеричном коде.

7. Содержание отчета

Отчет должен включать:

- название работы;
- схему лабораторного стенда;
- значения величин, загружаемых в регистр направления DP2 и регистр управления открытым стоком ODP2;
- значения величины, загружаемой в регистр данных порта P2, в шестнадцатеричном и двоичном кодах;
- перечень С-файлов и содержащихся в них функций, порожденных пакетом DAvE;
- значение величины, отображаемой светодиодами, в двоичном коде.

8. Литература

1. Семейство 16-разрядных однокристальных КМОП микроконтроллеров C167. Руководство пользователя.
2. Организация и применение программного пакета обучающей информационно-справочной системы “DAvE”.
3. Стартовый комплект SK-167. Отладочная плата kitCON-167. Руководство по применению.

Примечание: Большое количество справочно-информационных материалов по применению МК класса C167 размещено на WEB-сервере ф. Infineon Technologies (www.infineon.com).

Приложение

Табл. 1. Варианты заданий к лабораторной работе

Порядковый номер	Данные
1	B062
2	10E5
3	799C
4	8F1A
5	9A9F

6	E036
7	30A3
8	7645
9	B47A
10	D53F
11	F958
12	FDF3
13	02D6
14	9916
15	5851
16	48B4
17	57FE
18	3BE7
19	A2D0
20	7958
21	1E35
22	A45A
23	47AE
24	6831
25	C418
26	EC08
27	EF9D
28	41CA
29	0624
30	9020